


## DYNAMIC BRAKE CIRCUIT AND SEMICONDUCTOR INVERTER USING DYNAMIC BRAKE CIRCUIT

Patent Number: ☐ EP1162726  
Publication date: 2001-12-12  
Inventor(s): ONO AKIHISA (JP)  
Applicant(s): YASKAWA DENKI SEISAKUSHO KK (JP)  
Requested Patent: ☐ JP2000270577  
Application Number: EP20000908038 20000313  
Priority Number(s): WO2000JP01512 20000313; JP19990074159 19990318  
IPC Classification: H02P3/22  
EC Classification: H02P6/24, H02P3/22  
Equivalents: ☐ WO0055963  
Cited Documents:

---

### Abstract

---

The invention prevents a voltage change  $dv/dt$  of an inverter from directly causing an erroneous firing of a semiconductor brake switch, which may short-circuit the inverter during operation. To brake a motor (10) driven by an inverter which consists of a three-phase AC power supply (1), a three-phase bridge rectifier (3), a smoothing capacitor (6) and a semiconductor switching element (7), a dynamic braking circuit turns on a semiconductor braking switch (14) to short-circuit feeder lines (11) for the motor (10) so that a braking resistor (15) may absorb energy. A large resistor (20) is connected between the positive side of the smoothing capacitor (6) and the positive side of the semiconductor braking switch (14), and a snubber capacitor (17) of a snubber circuit (18) connected in parallel with the semiconductor braking switch (14) is charged through the resistor (20) before the inverter is started. 

---

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-270577

(P2000-270577A)

(43) 公開日 平成12年9月29日 (2000.9.29)

(51) Int.Cl.

識別記号

F I

テーマコード(参考)

H 0 2 P 3/22

H 0 2 P 3/22

B 5 H 5 3 0

審査請求 未請求 請求項の数 5 O L (全 7 頁)

(21) 出願番号 特願平11-74159  
(22) 出願日 平成11年3月18日 (1999.3.18)

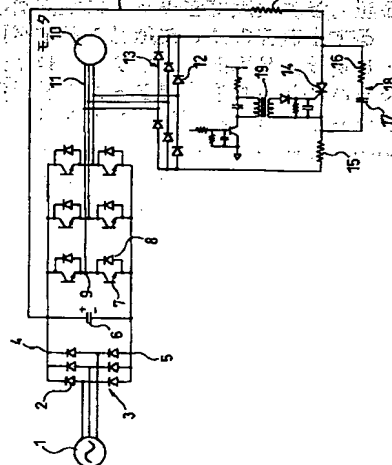
(71) 出願人 000006622  
株式会社安川電機  
福岡県北九州市八幡西区黒崎城石2番1号  
(72) 発明者 小野 彰久  
福岡県北九州市八幡西区黒崎城石2番1号  
株式会社安川電機内  
(74) 代理人 100073874  
弁理士 萩野 平 (外4名)  
Fターム(参考) 5H530 AA07 CC14 CC20 CE15 DD03  
DD04 DD13 DD15 DD16 DD19  
EED1

(54) 【発明の名称】 ダイナミックブレーキ回路と半導体インバータ装置

(57) 【要約】

【課題】 インバータで生ずる電圧変化  $dv/dt$  が直接半導体制動スイッチを誤点弧させ、運転中のインバータを短絡することがあったのを防止する。

【解決手段】 交流1・整流3・平滑6・インバータ部7の諸回路によって駆動されるインバータ駆動モータ10を制動する時に、半導体制動スイッチ14を点弧して前記モータ10の給電線間を短絡して制動抵抗器15によってエネルギーを吸収するダイナミックブレーキ回路において、平滑コンデンサ6の正極側と半導体制動スイッチ14の正極側との間に高抵抗器20を配置し、半導体制動スイッチ14と並列接続されているスナバ回路18のスナバコンデンサ17をインバータ運転前にこの高抵抗器20を介して充電しておくようにした。



#### 【特許請求の範囲】

【請求項1】 負荷の電気エネルギーを熱に変換する抵抗と半導体スイッチング素子との直列接続回路と、該半導体スイッチング素子に並列接続されるコンデンサを含むスナバ回路と、を有するダイナミックブレーキ回路において、

前記負荷を駆動するに先立って前記コンデンサにあらかじめ充電する充電回路を備えたことを特徴とするダイナミックブレーキ回路。

【請求項2】 交流を整流する第1整流部と、該第1整流部の出力を平滑する平滑部と、該平滑部の出力を所望のタイミングで第1半導体スイッチング素子によってスイッチングするインバータ部と、を有する半導体インバータ装置であって、さらに、

前記インバータ部の出力を整流する第2整流部と、該第2整流部の出力端子間に接続される第1抵抗と第2半導体スイッチング素子の直列接続回路と、から成るダイナミックブレーキ回路と、

該第2半導体スイッチング素子に並列接続されるコンデンサを含むスナバ回路と、

を有するインバータ装置において、

前記インバータ部がインバータ動作を開始する前に前記コンデンサにあらかじめ充電する充電回路を備えたことを特徴とする半導体インバータ装置。

【請求項3】 前記充電回路が、前記平滑部の正極側と前記ダイナミックブレーキ回路の正極側との間に接続された第2抵抗と、第3のスイッチング素子によって構成されることを特徴とする請求項2記載の半導体インバータ装置。

【請求項4】 前記第3のスイッチング素子の代わりに、前記第1半導体スイッチング素子の1部を兼用することを特徴とする請求項3記載の半導体インバータ装置。

【請求項5】 前記第1半導体スイッチング素子と逆並列接続されたフライホイールダイオードを有する請求項2記載のインバータ装置において、

前記第2整流部の一方のアームを構成するダイオードの代わりに、前記フライホイールダイオードを兼用することを特徴とする請求項2記載の半導体インバータ装置。

#### 【発明の詳細な説明】

##### 【0001】

【発明の属する技術分野】 この発明は、半導体スイッチング素子で構成されたインバータ装置によって駆動されるモータのダイナミックブレーキ回路の誤動作防止に関する。

##### 【0002】

【従来の技術】 永久磁石式同期電動機等によって代表されるインバータ駆動モータを非常時に停止させるためには、インバータの動作を停止させ、慣性で回転するモータの給電線に発生する電力を制動抵抗器で短絡して熱エ

ネルギーとして消費させ、エネルギー吸収させて制動をかけるダイナミックブレーキ等と称される方式が用いられている。図5は、従来のインバータ駆動モータのブレーキ装置の回路図である。図において、6個のダイオード25を3相交流電源に接続したブリッジ回路の出力の正極26には平滑抵抗器27の一端が接続され、この平滑抵抗器27の他端とブリッジ回路の出力の負極28との間には平滑コンデンサ29が接続されている。この平滑コンデンサ29とは並列に、トランジスタやサイリスタ等の半導体スイッチング素子30を2個直列接続した組が3組接続されている。この半導体スイッチング素子30の中間接続点は、モータ31の給電線32に接続され、モータ31は半導体スイッチング素子30のスイッチングタイミングに応じた位相で駆動される。一方、このモータ31に制動をかけるため、給電線32に接続されたダイオード33の3相ブリッジ整流回路と半導体制動スイッチであるサイリスタ34と制動抵抗器35との直列回路が設けられている。スナバ抵抗器36とスナバコンデンサ37を直列接続したスナバ回路がこのサイリスタ34と並列に接続されている。図において、38は点弧用限流抵抗器、39はフォトダイオードとフォトサイリスタから成るフォトカプラー、40はバイアスコンデンサ、41はバイアス抵抗器で、いずれもサイリスタ34の点弧制御回路を構成している。このような従来装置において、モータ31を非常停止させるためには、例えば半導体スイッチング素子30の導通を停止させてモータ31への給電を停止すると共に、フォトカプラー39の一方のフォトダイオードを発光させてフォトサイリスタを電気絶縁的に点弧させれば、サイリスタ34のゲートに信号が印加されるため、サイリスタ34が点弧し導通する。これによって、モータ31から発電されて給電線32に送られた電気は、ダイオード33、サイリスタ34、制動抵抗器35、ダイオード33、給電線32と流れ、制動抵抗器35で発熱吸収される。これによってモータ31は急速に制動されることとなる。しかしながら、従来装置においては、インバータ運転時における半導体スイッチング素子30のスイッチング動作において、電圧変化率 $dv/dt$ があまりに大きいとサイリスタの臨界オフ電圧上昇率を超えてしまい、フォトカプラー39のフォトサイリスタやサイリスタ34を誤点弧させてしまい、制動を要求しないのにインバータ出力間を、すなわち、給電線32間を短絡してしまうことがあった。

##### 【0003】

【発明が解決しようとする課題】 上記のように、従来装置によれば、インバータの半導体スイッチング素子の動作によって大きな電圧変化 $dv/dt$ を生じてしまい、その大きな電圧変化 $dv/dt$ の印加によって半導体制動スイッチを誤点弧してしまい、インバータ出力線間を短絡してしまうことがあった。これを防ぐためには、ス

ナバ回路の容量を電圧変化  $d v / d t$  を抑制するに十分なものとしたり、臨界オフ電圧上昇率の十分大きな半導体制動スイッチを選択しなければならなかった。このため、回路が大型化・複雑化し、部品コストが上昇したりするという不都合があった。そこでこの発明は、インバータの半導体スイッチング素子の動作によって生ずる電圧変化  $d v / d t$  が直接半導体制動スイッチに印加されることの無い安全なインバータ駆動モータのブレーキ装置を提供することを目的とする。

#### 【0004】

【課題を解決するための手段】上記の目的を達成するため、請求項1記載の発明によれば、負荷の電気エネルギーを熱に変換する抵抗と半導体スイッチング素子との直列接続回路と、該半導体スイッチング素子に並列接続されるコンデンサを含むスナバ回路と、を有するダイナミックブレーキ回路において、前記負荷を駆動するに先立って前記コンデンサにあらかじめ充電する充電回路を備えたことを特徴としている。また、請求項2記載の発明によれば、交流を整流する第1整流部と、該第1整流部の出力を平滑する平滑部と、該平滑部の出力を所望のタイミングで第1半導体スイッチング素子によってスイッチングするインバータ部と、を有する半導体インバータ装置であって、さらに、前記インバータ部の出力を整流する第2整流部と、該第2整流部の出力端子間に接続される第1抵抗と第2半導体スイッチング素子の直列接続回路と、から成るダイナミックブレーキ回路と、該第2半導体スイッチング素子に並列接続されるコンデンサを含むスナバ回路と、を有するインバータ装置において、前記インバータ部がインバータ動作を開始する前に前記コンデンサにあらかじめ充電する充電回路を備えたことを特徴としている。さらに、請求項3記載の発明によれば、前記充電回路が、前記平滑部の正極側と前記ダイナミックブレーキ回路の正極側との間に接続された第2抵抗と、第3のスイッチング素子によって構成されることを特徴としている。また、請求項4記載の発明によれば、前記第3のスイッチング素子の代わりに、前記第1半導体スイッチング素子の1部を兼用することを特徴としている。そして、請求項5記載の発明によれば、前記第1半導体スイッチング素子と逆並列接続されたフライホイールダイオードを有する請求項2記載のインバータ装置において、前記第2整流部の一方向のアームを構成するダイオードの代わりに、前記フライホイールダイオ

ドを兼用することを特徴としている。

#### 【0005】

【発明の実施の形態】次に、図1～図4によってこの発明の実施の形態を更に詳細に説明する。図1～図4は、いずれもスナバ回路18のスナバコンデンサ17を充電する充電回路を設けた例を示す回路図である。図1において、3相交流電源1に6個のダイオード2を接続したブリッジ回路3の出力の正極4と負極5には平滑コンデンサ6の正極と負極とが接続されている。この平滑コンデンサ6と並列にサイリスタ、トランジスタ等の半導体スイッチング素子7を2個直列接続した組を3組接続してインバータ部を形成する。各半導体スイッチング素子7にはそれぞれフライホイールダイオード8が逆接続され、半導体スイッチング素子7の中間接続点9は各相の出力点となされ、モータ10の各相の給電線11が接続されている。モータ10は半導体スイッチング素子7のスイッチングタイミングに応じた特性で位相制御等がなされる。このモータ10に制動をかけるため、給電線11に接続されたダイオード12の3相ブリッジ回路13と半導体制動スイッチであるサイリスタ14と制動抵抗器15とを直列接続したダイナミックブレーキ回路が設けられている。また、サイリスタ14と並列にスナバ抵抗器16とスナバコンデンサ17を直列接続したスナバ回路18が接続されている。サイリスタ14のゲート電極には、パルストランス19を用いた点弧回路が接続されている。そして、サイリスタ14の正極側と平滑コンデンサ6の正極側との間には、本発明による高抵抗値の充電抵抗器20からなる充電回路21が接続されている。以上の回路において、いまインバータ部の運転に先立ちスナバコンデンサ17を充電する場合はインバータ部の負側アームの何れかの半導体スイッチング素子7を点弧すればよい。そうすると平滑コンデンサ6の正極→充電回路21の充電抵抗器20→スナバ回路18の抵抗器16→スナバコンデンサ17→制動抵抗器15→3相ブリッジ回路13の負側アームダイオード→給電線11→半導体スイッチング素子7→平滑コンデンサ6の負極の閉じた充電回路が形成され、平滑コンデンサ6のチャージがスナバコンデンサ17に充電される。充電終了後のスナバコンデンサ17の両端の電圧、すなわち、サイリスタ14の両端の電圧は、平滑コンデンサ6の電圧と等しくなる。この場合の充電時定数  $\tau(t)$  は式(1)となる。

$$\tau(t) = (R15 + R16 + R20) / C17 \quad (1)$$

このように、本発明によれば、抵抗値の大きな充電抵抗器20とスナバコンデンサ17の時定数で急激な電圧変化率  $d v / d t$  が抑制された状態でスナバコンデンサ17が充電され、スナバコンデンサ17が充電された後に、インバータ動作を開始しても、インバータ部の入力である平滑コンデンサ6と同じ電圧がすでにスナバコンデンサ17には充電されているので、インバータ部を構

成するトランジスタのスイッチングによる  $d v / d t$  がダイナミックブレーキ回路のスイッチとして機能するサイリスタ14に全く印加されないで、サイリスタ14の誤点弧が阻止される。また、誤点弧防止するためのサイリスタ14を  $d v / d t$  耐量の大きな物とする必要も無くなり、またスナバ回路18も容量の小さなものに簡略化できる。ダイナミックブレーキ回路のスイッチング

素子として、本発明の実施の形態ではサイリスタを用いたが、サイリスタに限定されるものではなく、トライアック、トランジスタ等の半導体スイッチング素子はもちろんのこと、機械的スイッチ（例えば、リレー）でもよい。さらに、これらの半導体スイッチング素子等のドライブ方法はフォトカプラーの他に、パルストランス、やりレーコイルに電流を流す方法でもよい。充電回路上の抵抗器はこの回路内であればどこにあってもよく、また、充電手段による電流制御によって充電時間が調節可能であれば、この抵抗器は無くてもよい。また、本発明の実施の形態では充電回路の開閉用スイッチとして、インバータ部のトランジスタ（第1半導体スイッチング素子）で兼用させているが、もちろん充電回路の開閉専用の第3のスイッチング素子を別に外部に設けてもよい。

【0006】図2は、図1に示す例の点弧回路を変更した場合の例を示している。図2において、3相交流電源1に6個のダイオード2を接続したブリッジ回路3の出力の正極4と負極5には平滑コンデンサ6の正極と負極とが接続されている。この平滑コンデンサ6と並列に半導体スイッチング素子7を2個直列接続した組を3組接続してインバータ部を形成する。各半導体スイッチング素子7にはそれぞれフライホイールダイオード8が接続され、半導体スイッチング素子7の中間接続点9は各相の出力点となされ、モータ10の各相の給電線11が接続されている。モータ10は半導体スイッチング素子7のスイッチングタイミングに応じた特性で位相制御等がなされる。このモータ10に制動をかけるためには、給電線11に接続されたダイオード12の3相ブリッジ回路13とサイリスタ14と制動抵抗器15とを直列接続したダイナミックブレーキ回路が設けられている。サイリスタ14と並列にスナバ抵抗器16とスナバコンデンサ17を直列接続したスナバ回路18が接続されている。サイリスタ14のゲート電極には、フォトトランジスタ19とフォトサイリスタの対から成るフォトカプラー22を用いた点弧回路が接続されている。フォトカプラー22を用いる理由は、低圧の点弧電源側と高圧のサイリスタ側との信号をいったん光に置き換えて電気絶縁を行なうためである。そして、サイリスタ14の正極側と平滑コンデンサ6の正極側との間には、本発明に係る高抵抗値の充電抵抗器20からなる充電回路21が接続されている。これによって、インバータ部の動作時には前もってスナバコンデンサ17を常時充電しておくようにしている。以上の回路において、いま、インバータ部の運転に先立ってスナバコンデンサ17を充電する場合は、インバータ部の負側アームの何れかの半導体スイッチング素子7を点弧すればよい。そうすると、平滑コンデンサ6の正極→充電回路21の充電抵抗器20→スナバ回路18のスナバ抵抗器16→スナバコンデンサ17→制動抵抗器15→3相ブリッジ回路13の負側アームダイオード→給電線11→半導体スイッチング素子7→平滑コン

デンサ6の負極の閉じた充電回路が形成され、平滑コンデンサ6のチャージがスナバコンデンサ17に充電される。充電終了後のスナバコンデンサ17の両端の電圧、すなわち、サイリスタ14の両端の電圧は、平滑コンデンサ6の電圧と等しくなる。このように構成された本発明によれば、抵抗値の大きな充電抵抗器20とスナバコンデンサ17の時間定数で急激な電圧変化率 $dv/dt$ が抑制された状態でスナバコンデンサ17が充電され、スナバコンデンサ17が充電された後に、インバータ動作を開始しても、インバータ部の入力である平滑コンデンサ6と同じ電圧がすでにスナバコンデンサ17には充電されているので、インバータ部を構成するトランジスタのスイッチングによる $dv/dt$ がダイナミックブレーキ回路のスイッチとして機能するサイリスタ14およびフォトサイリスタ22にまったく印加されないので、サイリスタ14とフォトサイリスタ22の誤点弧が阻止される。また、誤点弧防止するためのサイリスタ14およびフォトサイリスタ22を $dv/dt$ 耐量の大きな物とする必要も無くなり、またスナバ回路18も容量の小さなものに簡略化できる。

【0007】図3は、発電制動回路の素子とモータ給電線のエネルギー吸回路の素子とを共用した形態の回路を示している。図3において、3相交流電源1に6個のダイオード2を接続したブリッジ回路3の出力の正極4と負極5には平滑コンデンサ6の正極と負極とを接続し、この平滑コンデンサ6と並列にトランジスタ等の半導体スイッチング素子7を2個直列接続した組を3組接続してインバータ部を形成し、各半導体スイッチング素子7にはそれぞれフライホイールダイオード8を逆接続し、半導体スイッチング素子7の中間接続点9は各相の出力点としてモータ10の各相の給電線11を接続する。この場合、平滑コンデンサ6の正極側に一端が接続される充電抵抗器20と、この充電抵抗器20の他端に正極側が接続されるサイリスタ14と、このサイリスタ14の陰極側に一端が接続される制動抵抗器15と、この制動抵抗器15の他端に正極側が接続されて陰極側が前記モータの各相の給電線11に接続される3個のダイオード23とを備え、サイリスタ14のゲート電極にはパルストランス19を用いた点弧回路が接続されている。この回路において、モータ10の制動が必要な場合は、インバータ部の半導体スイッチング素子7の点弧を中止してインバータ動作を停止した後にサイリスタ14の点弧回路をオンさせると、サイリスタ14が導通するため、給電線11→中間接続点9→フライホイールダイオード8→充電抵抗器20→サイリスタ14→制動抵抗器15→ダイオード23→給電線11の回路が形成され、制動抵抗器15が発熱してエネルギー吸収し、モータ10にブレーキがかかる。このように、本実施の形態によれば、図1の第2の整流部13の正極側アームのダイオード群1

2を正極側アームの第1の半導体スイッチング素子7のフライホイールダイオード8で代用させたので、小型化・低コスト化に寄与することとなる。また、この回路も前記説明のとおり、充電抵抗器20を介してスナバコンデンサ17が常に充電されて、インバータ部の $d v / d t$ を抑制すると共に、ダイオード23がインバータ部からの $d v / d t$ の直接進入を阻止するため、インバータ動作中にダイナミックブレーキ回路による不良短絡は生じなくなる。

【0008】図4は、図3の回路のサイリスタ14の点弧回路として、パルストランス19を用いた回路に代えて、フォトダイオードとフォトサイリスタとから成るフォトカプラー22を用いた例を示し、その他は同一であるので、同一部分に同一符号を付して説明は省略する。

【0009】

【発明の効果】以上のように、本発明によれば、交流を整流して平滑コンデンサで平滑した電流のスイッチング出力によって駆動されるインバータ駆動モータの制動時に、半導体制動スイッチを点弧して前記モータの給電線を短絡して制動抵抗器によってエネルギーを吸収するインバータ駆動モータのブレーキ装置に、平滑コンデンサの正極側と半導体制動スイッチの正極側との間にスナバコンデンサを常時充電する充電回路を設けたことにより、インバータ部の電圧変化 $d v / d t$ が半導体制動スイッチに印加されることがなくなり、半導体制動スイッチの誤動作を防止することができる。したがって、スナバ回路を簡略化でき、 $d v / d t$ 耐量の低い部品を使用

導体インバータ装置の1実施の形態を示す回路図である。

【図2】図1とは異なるサイリスタ点弧回路を有する半導体インバータ装置を示す図である。

【図3】図1の変形例を示す回路図である。

【図4】図2の変形例を示す回路図である。

【図5】従来装置の回路図である。

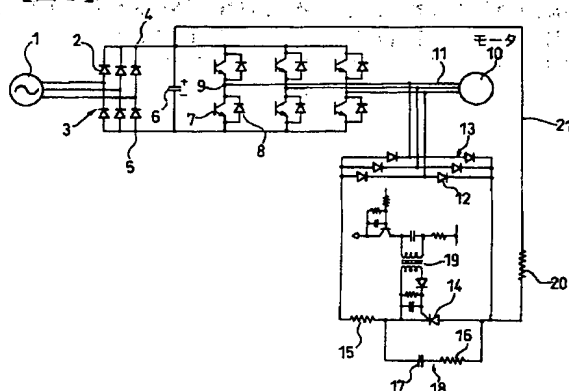
【符号の説明】

- 1 3相交流電源
- 2、12、23 ダイオード
- 3 3相ブリッジ回路
- 4 3相ブリッジ回路の出力の正極
- 5 3相ブリッジ回路の出力の負極
- 6 平滑コンデンサ
- 7 半導体スイッチング素子（パワートランジスタ）
- 8 フライホイールダイオード
- 9 中間接続点
- 10 モータ
- 11 給電線
- 13 3相ブリッジ回路
- 14 半導体制動スイッチ（サイリスタ）
- 15 制動抵抗器
- 16 スナバ抵抗器
- 17 スナバコンデンサ
- 18 スナバ回路
- 19 パルストランス
- 20 充電抵抗器
- 21 充電回路
- 22 フォトダイオードとフォトサイリスタから成るフォトカプラー

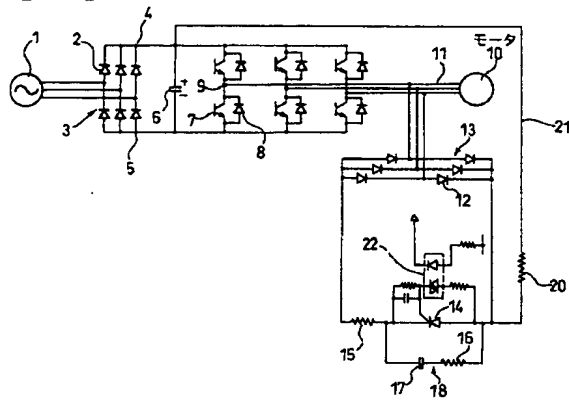
【図面の簡単な説明】

【図1】本発明によるダイナミックブレーキ回路付き半

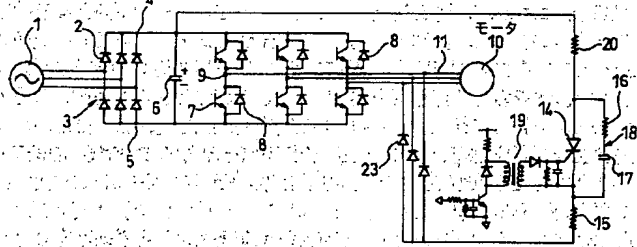
【図1】



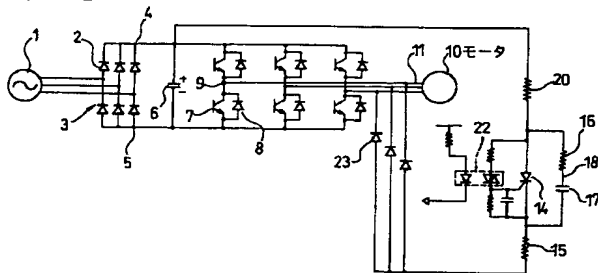
【図2】



【図3】



【図4】



【図5】

